

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-027490

(43)Date of publication of application : 04.02.1994

(51)Int.Cl.

G02F 1/136
H01L 29/784

(21)Application number : 04-184208

(71)Applicant : ALPS ELECTRIC CO LTD

(22)Date of filing : 10.07.1992

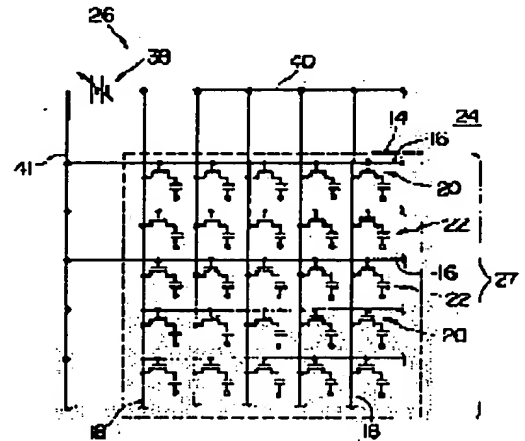
(72)Inventor : HEBIGUCHI HIROYUKI

(54) MATRIX WIRING SUBSTRATE AND ITS PRODUCTION

(57)Abstract:

PURPOSE: To make remedy with static electricity for the matrix circuit board.

CONSTITUTION: Guard rings 40, 41 connected to circuit wirings 27 are formed to the outer peripheral part of the circuit wirings 27 of the matrix circuit board 26 constituted by forming the circuit wirings 27 having source wirings 18, gate wirings 16 and switching elements 20 arranged a matrix form on a substrate 24. Start controllers 38 for applying voltages to the circuit wirings 27 are formed in the guard rings 40, 41. The sure switching on of the switching elements 20 in the circuit wirings 27 is possible by previously applying the adequate voltages to the circuit wirings 27 by the start controllers 38. The electrification of pixel electrodes 22 is thus prevented and the deterioration of the switching elements 20 is prevented even if static electricity is generated.



LEGAL STATUS

[Date of request for examination]

16.03.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2758533

[Date of registration]

13.03.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-27490

(43)公開日 平成6年(1994)2月4日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0	9018-2K		
H 0 1 L 29/784		9056-4M	H 0 1 L 29/ 78	3 1 1 A

審査請求 未請求 請求項の数7(全 10 頁)

(21)出願番号 特願平4-184208

(22)出願日 平成4年(1992)7月10日

(71)出願人 000010098

アルプス電気株式会社

東京都大田区雪谷大塚町1番7号

(72)発明者 蛇口 広行

東京都大田区雪谷大塚町1番7号 アルプ

ス電気株式会社内

(74)代理人 弁理士 志賀 正武 (外2名)

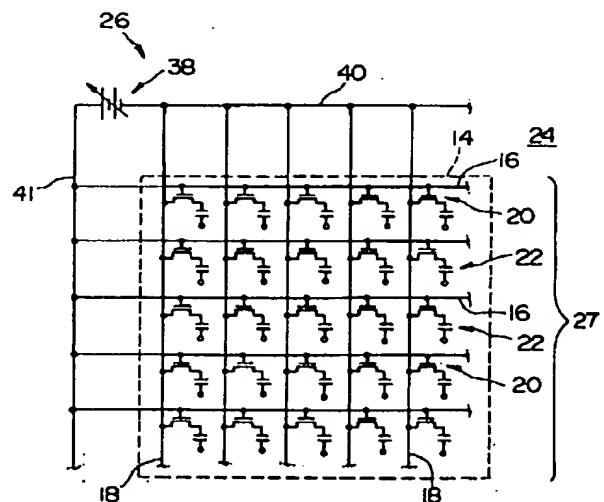
(54)【発明の名称】 マトリクス配線基板およびその製造方法

(57)【要約】

【目的】 マトリクス配線基板において、静電気対策を施す。

【構成】 マトリクス状に配置されたソース配線およびゲート配線とスイッチング素子とを有した回路配線が基板上に形成されたマトリクス配線基板において、回路配線の外周部に該回路配線と接続されるガードリングが形成され、回路配線に電圧を印加する起電コントローラが前記ガードリングに形成されている。

【効果】 起電コントローラにて回路配線に適度に電圧を印加しておくことで、回路配線中のスイッチング素子を確実にスイッチングオン状態とすることができ、静電気が発生したとしても、画素電極の帯電を防ぐことができ、スイッチング素子の劣化を防止することができる。



【特許請求の範囲】

【請求項1】 マトリクス状に配置されたソース配線およびゲート配線と、ソース配線とゲート配線の交差部に形成されたスイッチング素子とを有した回路配線が基板上に形成されたマトリクス配線基板において、回路配線の外周部に該回路配線と接続されるガードリングが形成され、回路配線に電圧を印加する起電コントローラが前記ガードリングに形成されていることを特徴とするマトリクス配線基板。

【請求項2】 マトリクス状に配置されたソース配線およびゲート配線と、ソース配線とゲート配線の交差部に形成されたスイッチング素子とを有した回路配線が基板上に形成されたマトリクス配線基板において、回路配線の外周部に該回路配線と接続されるガードリングが形成され、回路配線に電圧を印加する起電コントローラが前記ガードリングに形成され、回路配線とガードリングの間に該回路配線とガードリングの導通を制御する接断部が介在していることを特徴とするマトリクス配線基板。

【請求項3】 請求項2記載のマトリクス配線基板において、接断部が、回路配線とガードリングの導通／絶縁を切替える接断スイッチング素子と、該接断スイッチング素子を制御する起電素子とから構成されていることを特徴とするマトリクス配線基板。

【請求項4】 請求項2記載のマトリクス配線基板において、接断部が可変抵抗素子で構成されていることを特徴とするマトリクス配線基板。

【請求項5】 請求項2記載のマトリクス配線基板において、接断部が可変抵抗回路で構成されていることを特徴とするマトリクス配線基板。

【請求項6】 マトリクス状に配置されたソース配線およびゲート配線と、ソース配線とゲート配線の交差部に形成されたスイッチング素子とを有した回路配線が基板上に形成されたマトリクス配線基板の製造方法において、回路配線の外周部に該回路配線と接続されるガードリングを形成し、さらに起電力を生じることのできる起電コントローラを前記ガードリングに形成し、該形成された起電コントローラによって回路配線に電流を流すことを特徴とするマトリクス配線基板の製造方法。

【請求項7】 マトリクス状に配置されたソース配線およびゲート配線と、ソース配線とゲート配線の交差部に形成されたスイッチング素子とを有した回路配線が基板上に形成されたマトリクス配線基板の製造方法において、回路配線の外周部に該回路配線と接続されるガードリングを形成し、さらに起電力を生じることのできる起電コントローラを前記ガードリングに形成し、かつ前記回路配線とガードリングとの間に接断部を形成し、該形成された接断部に外場を作用させて回路配線とガードリング

を導通させておくと共に、起電コントローラから回路配線に電流を流し、必要に応じて接断部を外場から遮断して回路配線とガードリングとを絶縁することを特徴とするマトリクス配線基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 回路配線がマトリクス状に配置形成されたマトリクス配線基板、およびその製造方法に関するもので、特にその製造時における静電気対策を施したものである。

【0002】

【従来の技術】 ビジュアル機器等において、近年特にフラットディスプレイの開発が注目されているが、中でも液晶ディスプレイは多くの利点を有し、将来の主流表示方式としてさらなる開発が急務とされている。中でも、a-Si TFT（アモルファスシリコン薄膜トランジスタ）を使用したアクティブマトリクス方式の液晶ディスプレイはその表示品位の高さから主流になると予想され、現在も比較的小型なものから実用化が進みつつある。

【0003】 ところで、アクティブマトリクス方式の液晶ディスプレイは、絶縁体であるガラス基板上に、マトリクス状に、画素電極と、各画素電極に設けられたゲート配線とソース配線と、スイッチング素子として薄膜トランジスタ（TFT）とを有した回路配線を基板上に形成してなるマトリクス配線基板をまず製造し、これを組み立て、液晶を注入する等の工程、駆動回路の接続工程を経て製造することができる。

【0004】 この際、マトリクス配線基板を製造するにあたって、各電極相互間には静電気が発生し易いものであった。この静電気が発生すると、その放電によって例えばTFTの絶縁体や半導体が破壊され、またはその発熱によって回路配線が損傷し、配線基板としての歩留りを大幅に悪化させてしまうものであった。中でもa-Si TFTは特に静電気に対して弱いとされているものである。

【0005】 そこで、従来、図4に示すように、ガードリング12を形成することによって静電気対策を施す製造方法が採られていた。図4に示すマトリクス配線基板10は、データ信号を流すための多数のソース配線18、18、…と、走査信号を流すための多数のゲート配線16、16、…とがマトリクス状に配置された回路配線27がガラス基板24上に形成され、それらソース配線18とゲート配線16との間に画素電極22、22、…が形成され、各画素電極22は、ソース配線18とゲート配線16の交差部に形成されたスイッチング素子（薄膜トランジスタ：TFT）20、20、…を介してソース配線18とゲート配線16とに接続されて構成されている。そして、図4に示す符号12が画素エリア14外に形成されたガードリングであり、画素エリ

ア14内の回路配線27、即ちソース配線18及びゲート配線16と接続されている。

【0006】このガードリング12を形成したものであれば、静電気が発生したとしても、各ソース配線18とゲート配線16とはガードリング12によって短絡しているために近接する電極間に電位差が生じることを防ぐことができた。

【0007】尚、マトリクス配線基板10の製造後には、画素エリア14の外周部をダイヤモンドカッタ等の切削用具を用いてガラス基板24ごと切り落とし、ガードリング12を切断除去した後に、この製造された配線基板の組立工程、駆動回路の接続等の後工程に移る。

【0008】

【発明が解決しようとする課題】しかしながら、上記方法によって静電気対策を施すものであっては、各ソース配線18とゲート配線16とは同電位にはなるものの、スイッチング素子20がスイッチングオンになるかどうかは不確実であった。従って、画素電極22が帯電した場合にはゲート配線16と画素電極22の間およびソース配線18と画素電極22の間には電圧が生じ、TFTの劣化要因となるものであった。また、TFTがnチャンネルの場合、特に画素電極22がソース配線18及びゲート配線16に対して正に帯電した場合には、TFTはスイッチングオフとなり、画素電極22の電荷は保持される(画素電極22がソース配線18及びゲート配線16に対して負に帯電した場合には、TFTがスイッチングオンとなり、画素電極の電荷が逃げることもある)ために、画素電極22の電位はTFTが絶縁破壊されるまで上昇し続け、TFTが劣化してしまう。

【0009】本発明は前記課題を解決するためになされたもので、マトリクス配線基板において、回路配線中の画素電極の帯電に対しても十分に対応できる静電気対策を施すことを目的とするものである。

【0010】

【課題を解決するための手段】本発明のマトリクス配線基板は、マトリクス状に配置されたソース配線およびゲート配線と、ソース配線とゲート配線の交差部に形成されたスイッチング素子とを有した回路配線が基板上に形成されたマトリクス配線基板において、回路配線の外周部に該回路配線と接続されるガードリングが形成され、回路配線に電圧を印加する起電コントローラが前記ガードリングに形成されていることを特徴とするものである。

【0011】請求項2に記載のマトリクス配線基板は、マトリクス状に配置されたソース配線およびゲート配線と、ソース配線とゲート配線の交差部に形成されたスイッチング素子とを有した回路配線が基板上に形成されたマトリクス配線基板において、回路配線の外周部に該回路配線と接続されるガードリングが形成され、回路配線に電圧を印加する起電コントローラが前記ガードリング

に形成され、回路配線とガードリングの間に該回路配線とガードリングの導通を制御する接断部が介在していることを特徴とするものである。

【0012】請求項3に記載のマトリクス配線基板は、請求項2記載のマトリクス配線基板において、接断部が、回路配線とガードリングの導通/絶縁を切替える接断スイッチング素子と、該接断スイッチング素子を制御する起電素子とから構成されていることを特徴とするものである。

10 【0013】請求項4に記載のマトリクス配線基板は、請求項2記載のマトリクス配線基板において、接断部が可変抵抗素子で構成されていることを特徴とするものである。

【0014】請求項5に記載のマトリクス配線基板は、請求項2記載のマトリクス配線基板において、接断部が可変抵抗回路で構成されていることを特徴とするものである。

20 【0015】請求項6に記載のマトリクス配線基板の製造方法は、マトリクス状に配置されたソース配線およびゲート配線と、ソース配線とゲート配線の交差部に形成されたスイッチング素子とを有した回路配線が基板上に形成されたマトリクス配線基板の製造方法において、回路配線の外周部に該回路配線と接続されるガードリングを形成し、さらに起電力を生じることのできる起電コントローラを前記ガードリングに形成し、該形成された起電コントローラによって回路配線に電流を流すことを特徴とするものである。

30 【0016】請求項7に記載のマトリクス配線基板の製造方法は、マトリクス状に配置されたソース配線およびゲート配線と、ソース配線とゲート配線の交差部に形成されたスイッチング素子とを有した回路配線が基板上に形成されたマトリクス配線基板の製造方法において、

(1) 回路配線の外周部に該回路配線と接続されるガードリングを形成し、(2) 起電力を生じることのできる起電コントローラを前記ガードリングに形成し、(3) 前記回路配線とガードリングとの間に接断部を形成し、

40 (4) その形成された接断部に外場を作用させて回路配線とガードリングを導通させておくと共に、起電コントローラから回路配線に電流を流し、必要に応じて接断部を外場から遮断して回路配線とガードリングとを絶縁することを特徴とするものである。

【0017】尚、本発明では、各種スイッチング素子において、導通状態であるときのスイッチング素子をスイッチングオン状態と称し、絶縁状態であるときのスイッチング素子をスイッチングオフ状態と称する。

【0018】

50 【作用】本発明のマトリクス配線基板は、回路配線の外周部にガードリングを形成し、かつ、該ガードリングに起電力を有する起電コントローラを形成したものである。回路配線と導通するガードリングが形成されている

5

ことで、回路配線中で静電気が発生したとしても、各配線がガードリングによって短絡しているので、電位差が生じず、静電気による放電を低減せしめることができる。

【0019】さらに、起電コントローラによって回路配線に積極的に適度な電圧を印加することができるので、回路配線中に形成されているスイッチング素子のスイッチングオン抵抗を小さくすることができ、確実に該スイッチング素子をスイッチングオン状態とすることができる。よって画素電極の帯電を確実に防止することができ、スイッチング素子の劣化を防止することができる。

【0020】また、回路配線とガードリングの間にこれらの導通を制御する接断部を形成したものであれば、回路配線とガードリングの間の導通／絶縁を容易に切替えることができ、該接断部にて回路配線とガードリングを絶縁することで回路配線にとってガードリングを取り除いたのと同じ効果を得ることができ、しかも、回路配線とガードリングを絶縁状態とした後であっても再び導通状態とすることもできるので、ガードリングを切断除去する必要がなくなる。

【0021】従って、ガードリングを切断除去することなく、回路配線の検査ならびに駆動回路の接続が可能となる。よって、ガードリングを配線基板から取り除いた後に行なう回路配線の検査を、随時必要に応じて何度でも行なうことができる。即ち、検査時には接断部にてガードリングと回路配線とを絶縁して検査可能状態とし、検査後にはガードリングと回路配線とを導通することができるからである。従って、検査後であっても静電気対策の必要な時には常時ガードリングと回路配線を導通することで静電気対策を施すことができる。

【0022】

【実施例】以下に本発明を実施例をもって説明するが本発明はこれらの実施例に限定されるものではない。

【0023】〔実施例1〕実施例1のマトリクス配線基板を図1を参照して説明する。図1に示すマトリクス配線基板26において、画素エリア14内の回路配線27はアクティブマトリクス方式の液晶表示パネル用に使用される公知のもので、データ信号を流すための多数のソース配線18、18、…と、走査信号を流すための多数のゲート配線16、16、…とがマトリクス（行列）状態でガラス基板24上に形成されたもので、それら多数のソース配線18とゲート配線16との間に画素電極22、22、…が形成されている。各画素電極22は、ソース配線18とゲート配線16の交差部に形成されたスイッチング素子（薄膜トランジスタ：TFT）20、20、…を介してソース配線18及びゲート配線16に接続されている。

【0024】尚、アクティブマトリクス液晶ディスプレイの配線基板において、その配線構造、画素電極構造、スイッチング素子の構造等はいずれも種々の構造が知ら

6

れているが、いずれの種類の構造であってもマトリクス配線基板を使用しているものであれば本発明を適用することができるので、本発明は、画素エリア14内のアクティブマトリクス液晶ディスプレイの構造は特別には問わないものである。

【0025】そして、本実施例のマトリクス配線基板26においては、画素エリア14の外周部に第1ガードリング40と第2ガードリング41が形成されている。第1ガードリング40、第2ガードリング41は導電体からなり、これらガードリング40、41は画素エリア14内の回路配線27に、即ち、第1ガードリング40はソース配線18に、第2ガードリング41はゲート配線16に各々接続されている。

【0026】さらに、第1ガードリング40と第2ガードリング41は起電コントローラ38を介して接続されている。起電コントローラ38は、スイッチング素子20をスイッチングオン状態にする電圧を発生させるものであればよく、例えば、光が照射されることによって起電力が生じる太陽電池が適用できる。起電コントローラ38として適用する太陽電池は、TFTと同等なa-Siを使用し、ホモジャンクション（ $n^+-a-Si/i-a-Si$ 、 $n^+-a-Si/i-a-Si/P^+-a-Si$ 等）、ヘテロジャンクション、ショットキーバリアを形成するコンタクト等で製造することができ、必要に応じて太陽電池を直列に接続すれば十分な起電力を得ることができる。

【0027】さらに、起電コントローラ38には、太陽電池の他にも例えば、コイルを用いて電磁誘導によって起電力を生じるもの、ホール効果によって起電力を生じるもの、熱起電力を生じるもの等、各種外場によって起電力を生じるものを適用できる。さらにまた、外場によるものでなくとも、起電コントローラ38としては、スイッチング素子20をスイッチングオン状態にするのに必要な電圧（例えば、nチャンネルTFTであれば、通常2V以上）を数十分ないし数時間保持できる素子または回路であっても良い。例えば、スタティックRAM等に用いられるラッチ回路を使用することもできる。さらにまた、起電コントローラ38として、リークが少なく容量の大きいコンデンサを適用することもできる。また、コンデンサとしては、増幅器と組み合わせ、ミラー効果を利用して見かけ上の容量を大きくしたものであっても良い。この場合、増幅器の増幅度倍だけ容量が大きくなる。

【0028】このマトリクス配線基板26の回路配線27およびガードリング40、41は、ガラス基板24上に、導電体であるTa、Mo、Al、Cu等をスパッタ法やエレクトロンビーム法で形成し、ホトリソグラフィ法で所望のパターンに形成することで製造され得る。

【0029】本実施例のマトリクス配線基板26においては、回路配線27とガードリング40、41とが導通

されているので、ソース配線18とゲート配線16とが短絡し、それらの間に静電気による電位差が生じることがなくなり、同電位となる。よって、放電が起こらず、画素用TFTの絶縁体や半導体が破壊されたり、放電による発熱によって回路配線27の損傷が生じることもなく、配線基板としての歩留りが大幅に向上する。

【0030】特に、静電気対策が要求されている時には、起電コントローラ38で起電力を生じさせ（例えば、起電コントローラ38として太陽電池を適用しているならば、該太陽電池に光を照射し起電力を生じさせる。）、起電コントローラ38からソース配線18及びゲート配線16に電圧が印加されることで、スイッチング素子20がスイッチングオン状態となる。従って、静電気が発生したとしても、画素電極が帯電することがなく、静電気の発生によるスイッチング素子20の劣化が生じることがない。特に起電コントローラ38を形成した本実施例のマトリクス配線基板26においては、積極的にスイッチング素子20に電圧を印加しているため、スイッチング素子20のTFTのスイッチングオン抵抗を小さくすることができ、確実にスイッチング素子20をスイッチングオン状態とすることができる。

【0031】尚、静電気対策が必要とされていない時には、起電コントローラ38での起電力を小さくし、ソース配線18とゲート配線16の間の電圧、即ち、スイッチング素子20のTFTのゲート/ソース間電圧を小さくし、該TFTのしきい値電圧のシフトを最小限に抑えることが可能である。

【0032】尚、本実施例ではTFTを用いたアクティブマトリクス方式の液晶ディスプレイを例示したが、本発明はこれに限定されるものではなく、MIMを用いたアクティブマトリクス方式の液晶ディスプレイ、単純マトリクス方式の液晶ディスプレイ、各種フラットディスプレイ（EL等）等や、各種センサアレイ（イメージセンサアレイ、圧力センサアレイ等）等の各種マトリクス配線基板に適用できることは勿論である。

【0033】〔実施例2〕実施例2のマトリクス配線基板を図2を参照して説明する。図2に示すマトリクス配線基板36が実施例1のマトリクス配線基板26と異なる点は、回路配線27とガードリング40、41との間に接断部32、32を形成したことにある。接断部32は接断スイッチング素子30と起電素子28とから構成されている。接断スイッチング素子30は、回路配線27とガードリング40、41の間の導通と絶縁を切替える機能を有するものであれば良く、図2に示すマトリクス配線基板36においては、接断スイッチング素子30は薄膜トランジスタ（TFT）で構成されている。

【0034】起電素子28は接断スイッチング素子30の導通/絶縁の切替を制御するもので、図2に示すマトリクス配線基板36においては、太陽電池が適用されている。従って、太陽電池である起電素子28に光を照射

することで起電素子28に起電力が生じ、接断スイッチング素子30がスイッチングオン状態となり、回路配線27とガードリング40、41とが導通状態となる。また、起電素子28への光の照射を停止すると、接断スイッチング素子30がスイッチングオフ状態となり、回路配線27とガードリング40、41との間は絶縁される。起電素子28に適用する太陽電池は、TFTと同等なa-Siを使用し、ホモジャンクション（ $n^+-a-Si/i/a-Si$ 、 $n^+-a-Si/i/a-Si/P^+-a-Si$ 等）、ヘテロジャンクション、ショットキーバリアを形成するコンタクト等で製造することができ、必要に応じて太陽電池を直列に接続すれば十分な起電力を得ることができる。

【0035】起電素子28は接断スイッチング素子30を制御するものであれば良く、太陽電池の他にも例えば、コイルを用いて電磁誘導による起電力を生じさせて接断スイッチング素子30を制御するもの、ホール効果によって起電力を生じさせて接断スイッチング素子30を制御するもの、熱起電力を利用して接断スイッチング素子30を制御するもの等、外場によって起電力を生じ接断スイッチング素子30を制御できるものであればどのようなものであっても構わない。さらに、起電素子28としては、接断スイッチング素子30のスイッチング状態（オン又はオフ）を切替えるのに必要な電圧（例えば、 $V_{on} \geq 2V$ 、 $V_{off} \leq 1V$ ）を任意に設定でき、その電圧を数十分ないし数時間保持できる素子または回路であっても良い。例えば、スタティックRAM等に用いられるラッチ回路を使用することもできる。さらにまた、起電素子28としてリークが少なく容量の大きいコンデンサを適用することもできる。この場合、回路配線27とガードリング40、41とを絶縁させておく時には、コンデンサは完全に放電させておけば良く、接断スイッチング素子30をスイッチングオン状態として回路配線27とガードリング40、41とを導通させる時にはコンデンサを蓄電状態にさせれば良い。また、コンデンサとしては、増幅器と組み合わせ、ミラー効果を利用して見かけ上の容量を大きくしたものであっても良い。この場合、増幅器の増幅度倍だけ容量が大きくなる。

【0036】このマトリクス配線基板36の回路配線27およびガードリング40、41は、ガラス基板24上に、導電体であるTa、Mo、Al、Cu等をスパッタ法やエレクトロンビーム法で形成し、ホトリソグラフィ法で所望のパターンに形成することで製造され得る。

【0037】本実施例のマトリクス配線基板36においては、製造時（回路配線27に駆動回路を接続する迄）には、起電素子28に外場を作用させて起電素子28で起電力を生じさせ、即ち、起電素子28として太陽電池を適用しているならば、該太陽電池に光を照射し起電力を生じさせて、接断スイッチング素子30をスイッチングオン状態として回路配線27とガードリング40、4

1とを導通させておく。回路配線27とガードリング40、41とを導通させておくことで、ソース配線18とゲート配線16とが短絡しているので、それらの間に静電気による電位差が生じることがなくなり、同電位となる。よって、放電が起こらず、画素用TFTの絶縁体や半導体が破壊されたり、放電による発熱によって回路配線27の損傷を低減せしめることができ、配線基板としての歩留りが大幅に向上する。

【0038】さらに、この回路配線27とガードリング40、41が導通している時に、起電コントローラ38で起電力を生じさせ（例えば、起電コントローラ38として太陽電池を適用しているならば、該太陽電池に光を照射し起電力を生じさせる。）、起電コントローラ38からソース配線18及びゲート配線16に電圧が印加されることで、スイッチング素子20がスイッチングオン状態となる。従って、静電気が発生したとしても、画素電極が帯電することがなく、静電気の発生によるスイッチング素子20の劣化が生じることがない。特に、起電コントローラ38を形成した本実施例のマトリクス配線基板36においては、積極的にスイッチング素子20に電圧を印加しているため、確実にスイッチング素子20をスイッチングオン状態とすることができる。

【0039】また、駆動回路を接続し、静電気対策を施す必要が無くなった際には、起電素子28としての太陽電池を遮光し（太陽電池に何等かのカバーを被せたり、テープを貼り付ける等）、起電力を発生させないようにして起電力を接断スイッチング素子30のTFTのしきい値以下にすることで、接断スイッチング素子30をスイッチングオフ状態とし、回路配線27とガードリング40、41とを絶縁させれば良い。回路配線27とガードリング40、41とが絶縁されることで、回路配線27は駆動回路によってのみに駆動されるようになる。

【0040】従って、実施例2のマトリクス配線基板36においては、ガードリング40、41を回路配線から切断除去する必要がない。よって、回路配線27の製造時から駆動回路を接続するまでガードリング40、41を接続したままにすることができ、静電気対策の必要な駆動回路の接続時まで静電気対策を維持保障することができる。さらに、ガードリング40、41を切断除去しないことから、従来では切断時に基板と切削用具の間で多発していた静電気による損傷を本実施例では受けることがない。従って、歩留りが従来に比して大幅に向上する。

【0041】また、ガードリング40、41と回路配線27との導通／絶縁を任意に繰返すことが可能であるので、回路配線27とガードリング40、41とを絶縁し、回路配線27のショートチェック等の検査を行なった後に、再び回路配線27とガードリングとを導通させることができる。従って、回路配線27の検査をいつでも行なうことができ、早期における回路配線27の検査

が可能となる。従って、回路配線27の不良を早期に発見することができるので、製造損失を格段に抑えることが可能となる。

【0042】尚、複数の薄膜トランジスタからなる接断スイッチング素子30、30、…のゲート電極を直列にまとめて接続し、該直結したゲート電極とガードリング40の間に1つの起電素子を形成することもできる。起電素子を1つにすることで、起電素子に外場を作用させることの容易性および確実性が向上する。

【0043】尚、起電素子28の起電力を低下させ回路配線27とガードリング40、41とを絶縁し、回路配線27の検査時または駆動時に、ソース配線18及びゲート配線16に印加される電圧の範囲に基づき外部から第1ガードリング40及び第2ガードリング41に電圧を印加することで、TFT30の絶縁性を確実に向上させることができる。即ち、接断スイッチング素子30のTFTがnチャンネルの場合、太陽電池28を遮光することに加えて、回路配線27に印加される電圧の最も負の電圧よりも負の値の電圧をガードリング40、41に印加することで確実にTFT30において回路配線27とガードリング40、41は絶縁される。この際、さらに、TFT30のゲート電極にも電圧を印加すると絶縁性はより高まる。

【0044】〔実施例3〕上記実施例2で示したマトリクス配線基板において、接断部32として可変抵抗素子を適用することができる。可変抵抗素子としては外場によってその電気抵抗値の変化するものであれば良く、例えば光によって抵抗値の変化する光導電素子、温度によって抵抗値が変化するサーミスタ、圧力によって抵抗値が変化する圧電素子または歪ゲージ、磁場によって抵抗値が変化するホール素子等が適用できる。

【0045】可変抵抗素子の抵抗値の可変範囲として、上限（高抵抗側）が $R_v \geq 10^5 \Omega$ であれば一般の表示の際には問題はない。但し、駆動回路の能力いかんによっては、これよりも小さい値であっても良好な場合がある。下限（低抵抗側）は $R_v \leq 10^3 \Omega$ であれば良く、できるだけ低い値である方が除電速度が大きくなり好ましい。

【0046】この実施例3のマトリクス配線基板において、回路配線27とガードリング40、41とを導通させるには、接断部32としての可変抵抗素子の抵抗を小さくすればよい。即ち、接断部32の可変抵抗素子として光導電素子を適用しているならば、該光導電素子に光を照射し、その抵抗値を小さくして回路配線27とガードリング40、41とを導通させておく。回路配線27とガードリング40、41とを導通させておくことで、ソース配線18とゲート配線16とが短絡しているので、それらの間に静電気による電位差が生じることがなくなる。よって、放電が起こらず、画素用TFTの絶縁体や半導体が破壊されたり、放電による発熱によって回

路配線27が損傷することを低減せしめることができ、配線基板としての歩留りが大幅に向上する。

【0047】さらに、この回路配線27とガードリング40、41とが導通している時に、起電コントローラで起電力を生じさせ（例えば、起電コントローラとして太陽電池を適用しているならば、該太陽電池に光を照射し起電力を生じさせる。）、起電コントローラからソース配線及びゲート配線に電圧が印加されることで、スイッチング素子20がスイッチングオン状態となる。従って、静電気が発生したとしても、画素電極が帯電することがなく、静電気の発生によるスイッチング素子20の劣化が生じることがない。特に、起電コントローラを形成した本実施例のマトリクス配線基板においては、積極的にスイッチング素子20に電圧を印加しているので、確実にスイッチング素子20をスイッチングオン状態とすることができる。

【0048】また、駆動回路を接続し、静電気対策を施す必要が無くなった際には、接断部としての光導電素子を遮光し（光導電素子に何等かのカバーを被せたり、テープを貼り付ける等）、抵抗値を増加させて回路配線27とガードリング40、41とを絶縁させれば良い。回路配線27とガードリング40、41とが絶縁されることで、回路配線27は駆動回路によってのみに駆動されるようになる。従って、このマトリクス配線基板においても、ガードリング40、41を回路配線から切断除去する必要がない。よって、回路配線27の製造時から駆動回路を接続するまでガードリング40、41を接続したままにすることができ、静電気対策の必要な駆動回路の接続時まで静電気対策を維持保障することができる。従って、歩留りが従来に比して大幅に向上する。

【0049】また、ガードリング40、41と回路配線27との導通／絶縁を任意に繰返すことが可能であるので、回路配線27とガードリング40、41とを絶縁し、回路配線27の検査を行なった後に、再び可変抵抗素子に外場を作用させて可変抵抗素子の抵抗値を低減し、回路配線27とガードリングとを導通させることができる。従って、回路配線27の検査をいつでも行なうことができ、早期における回路配線27の検査が可能となる。従って、回路配線27の不良を早期に発見することができるので、製造損失を格段に抑えることが可能となる。

【0050】〔実施例4〕実施例3のマトリクス配線基板において、可変抵抗素子の代りに図3に示すような可変抵抗回路42を適用することができる。

【0051】図3において、

R_o : 抵抗44の一定の抵抗値

R_v : 外場により $R_L \sim R_H$ ($R_o \approx R_L$, $R_o \ll R_H$) まで変化する可変抵抗素子（この可変抵抗素子には実施例3で適用する各種可変抵抗素子を適用できる）46の抵抗値

Tr : トランジスタ（但し、 $R_{on} \ll R_o$, $R_{off} \geq R_H \gg R_o$ 、ここで、 R_{on} はトランジスタのスイッチングオン状態での抵抗値であり、 R_{off} はトランジスタのスイッチングオフ状態での抵抗値である。）

VR : ガードリングの電位

V_x : R_o と R_v の接点の電位であり且つトランジスタ Tr の電位

V_s : 回路配線の電位

【0052】実施例4のマトリクス配線基板において、静電気対策を施す時、即ち回路配線27とガードリング40、41を導通するには、可変抵抗回路42全体としての抵抗値を下げて V_s と VR の差を小さくすればよい。この場合、まず外場によって可変抵抗素子46の抵抗値 R_v を $R_v = R_L \approx R_o$ とする。すると、 $V_x \approx (VR + V_s) / 2$ となる。静電気によって V_s が VR に対して負に帯電した時、 Tr が n チャンネルFET（Field Effect Transistor: 電界効果トランジスタ）であれば、 V_s がソース電位となり、トランジスタ Tr のゲートソース電圧 V_{gs} は、

$$V_{gs} = V_x - V_s$$

$$\approx (VR - V_s) / 2 \text{ となる。}$$

トランジスタ Tr のしきい値電圧 V_{th} （数V）に対して V_{gs} が、 $V_{gs} \approx (VR - V_s) / 2 \geq V_{th}$ となると、トランジスタ Tr はスイッチングオン状態となり、ガードリング40、41と回路配線27の間の抵抗 R は、 $R \approx (2 R_o \cdot R_{on}) / (2 R_o + R_{on})$

$$\approx (2 R_o \cdot R_{on}) / 2 R_o \quad (\because R_{on} \ll R_o)$$

$$\approx R_{on}$$

従って、可変抵抗回路42全体としての抵抗値 R は大幅に低下し、除電速度を格段に大きくすることができる。

【0053】同様に、トランジスタ Tr が n チャンネルFETであって、 V_s が VR に対して正に帯電した時には、 VR がソース電位となり、トランジスタ Tr の V_{gs} は、

$$V_{gs} = V_x - VR$$

$$\approx (V_s - VR) / 2 \text{ となる。}$$

V_{th} に対して V_{gs} が $V_{gs} \approx (V_s - VR) / 2 \geq V_{th}$ となると、トランジスタ Tr はスイッチングオン状態となり、 $R \approx R_{on}$ となる。従って、可変抵抗回路42全体としての抵抗値 R は大幅に低下し、除電速度を格段に大きくすることができる。

【0054】また、トランジスタ Tr が p チャンネルの場合であっても、 VR に対する V_s の帯電電位の符号によるソース電位を上記 n チャンネルの場合と逆に見立てることで、全く同様の効果を得ることができる。

【0055】回路配線27の検査または回路配線27の駆動時で、回路配線27とガードリング40、41とを絶縁するには、可変抵抗回路42の全体としての抵抗値 R を大きくすれば良い。その為にはまず、外場によって可変抵抗素子46の抵抗値 R_v を $R_v = R_H \gg R_o$ にす

る。すると、 $R_v \gg R_o$ であるから、 $V_x \approx V_R$ となる。回路配線 27 の検査や駆動を行なうために回路配線 27 に印加する電位の範囲を $V_{sl} \leq V_s \leq V_{sh}$ として表わすと、 V_s に対して、 V_R を以下に示すようにすることで、トランジスタ Tr は確実にスイッチングオフ状態を保つことになる。

①トランジスタ Tr が n チャンネル FET の場合、 $V_R < V_{sl}$

②トランジスタ Tr が p チャンネル FET の場合、 $V_R > V_{sh}$

【0056】トランジスタ Tr がスイッチングオフの時、回路配線 27 とガードリング 40、41 との間の抵抗値 R は、

$$R = R_H + R_o$$

$\approx R_H$ となる。

この抵抗値 R は駆動回路の能力にもよるが、一般的に $10^5 \Omega$ 以上であれば良好である。

【0057】従って、この実施例 4 のマトリクス配線基板において、回路配線 27 とガードリング 40、41 とを導通させるには、可変抵抗回路 42 の抵抗を小さくすればよく、回路配線 27 とガードリング 40、41 とを導通させておくことで、ソース配線とゲート配線とが短絡しているので、それらの間に静電気による電位差が生じることがなくなる。よって、放電が起こらず、画素用 TFT の絶縁体や半導体が破壊されたり、放電による発熱によって回路配線 27 が損傷することを低減せしめることができ、配線基板としての歩留りが大幅に向上する。

【0058】さらに、この回路配線 27 とガードリング 40、41 とが導通している時に、起電コントローラで起電力を生じさせ（例えば、起電コントローラとして太陽電池を適用しているならば、該太陽電池に光を照射し起電力を生じさせる。）、起電コントローラからソース配線及びゲート配線に電圧が印加されることで、スイッチング素子 20 がスイッチングオン状態となる。従って、静電気が発生したとしても、画素電極が帯電することがなく、静電気の発生によるスイッチング素子 20 の劣化が生じることがない。特に、起電コントローラを形成した本実施例のマトリクス配線基板においては、積極的にスイッチング素子 20 に電圧を印加しているので、確実にスイッチング素子 20 をスイッチングオン状態とすることができる。

【0059】また、駆動回路接続端子に駆動回路を接続し、静電気対策を施す必要が無くなった際には、可変抵抗回路 42 の抵抗値を増加させて回路配線 27 とガードリング 40、41 とを絶縁させれば良い。回路配線 27 とガードリング 40、41 とが絶縁されることで、回路配線 27 は駆動回路によってのみに駆動されるようになる。従って、この実施例 4 のマトリクス配線基板においても、ガードリング 40、41 を回線配線から切断除去

する必要がある。よって、回路配線 27 の製造時から駆動回路を接続するまでガードリング 40、41 を接続したままにすることができ、静電気対策の必要な駆動回路の接続時まで静電気対策を維持保障することができる。従って、歩留りが従来に比して大幅に向上する。

【0060】また、ガードリング 40、41 と回路配線 27 との導通／絶縁を任意に繰返すことが可能であるので、回路配線 27 とガードリング 40、41 とを絶縁し、回路配線 27 の検査を行なった後に、再び可変抵抗素子 46 に外場を作用させて可変抵抗回路 42 の抵抗値を低減し、回路配線 27 とガードリング 40、41 とを導通させることができる。従って、回路配線 27 の検査をいつでも行なうことができ、早期における回路配線 27 の検査が可能となる。従って、回路配線 27 の不良を早期に発見することができるので、製造損失を格段に抑えることが可能となる。

【0061】

【発明の効果】本発明のマトリクス配線基板は、基板上に、マトリクス状に配置されたソース配線およびゲート配線と、ソース配線とゲート配線の交差部に形成されたスイッチング素子とを有した回路配線と、該回路配線と接続されるガードリングと、ガードリングに形成されて回路配線に電圧を印加する起電コントローラとが形成されてなるもので、静電気対策が必要とされている時には、起電コントローラから回路配線に電圧を印加しておくことのできるものである。回路配線とガードリングとを導通させておくことで、回路配線中の各配線が短絡しているので、それらの間に静電気による電位差が生じることがなくなり、同電位となる。よって、放電が起こらず、画素用 TFT の絶縁体や半導体が破壊されたり、放電による発熱によって回路配線の損傷を低減せしめることができ、配線基板としての歩留りが大幅に向上する。特に、起電コントローラにて回路配線に適度に電圧を印加しておくことで、スイッチング素子を確実にスイッチングオン状態とすることができ、静電気が発生したとしても、画素電極の帯電を防ぐことができ、スイッチング素子の劣化を防止することのできるものである。

【0062】また、回路配線とガードリングの導通／絶縁を制御する接断部が形成されてなるものは、回路配線とガードリングとを導通と絶縁を切替えることのできるもので、駆動回路を接続して静電気対策を施す必要が無くなった際には、接断部にて回路配線とガードリングとを絶縁することができる。回路配線とガードリングとが絶縁されることで、回路配線は駆動回路によってのみに駆動されるようになる。従って、ガードリングを回線配線から切断除去する必要がなくなる。よって、回路配線の製造時から駆動回路を接続するまでガードリングを接続したままにすることができ、静電気対策の必要な駆動回路の接続時まで静電気対策を維持保障することができ

る。

【0063】さらに、ガードリングを切断除去しないことから、従来では切断時に基板と切削用具の間で多発していた静電気による損傷を本発明では受けることがない。従って、歩留りが従来に比して大幅に向上する。

【0064】また、ガードリングと回路配線との導通／絶縁を任意に繰返すことが可能であるので、回路配線とガードリングとを絶縁し、回路配線の検査を行なった後に、再び回路配線とガードリングとを導通させることができる。従って、回路配線の検査をいつでも行なうことができ、早期における回路配線の検査が可能となる。従って、回路配線の不良を早期に発見することができるので、製造損失を格段に抑えることが可能となる。

【図面の簡単な説明】

【図1】実施例1のマトリクス配線基板の等価回路図である。

【図2】実施例2のマトリクス配線基板の等価回路図である。

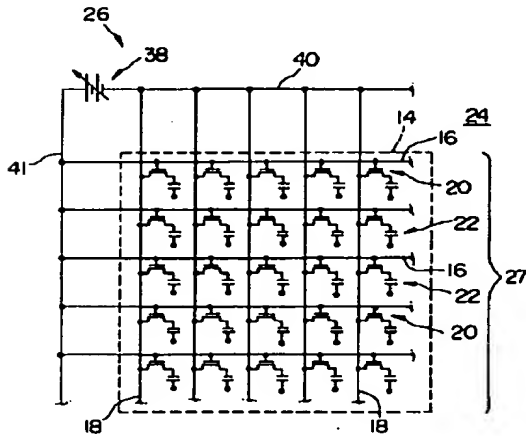
【図3】可変抵抗回路の等価回路図である。

【図4】従来例のマトリクス配線基板の等価回路図である。

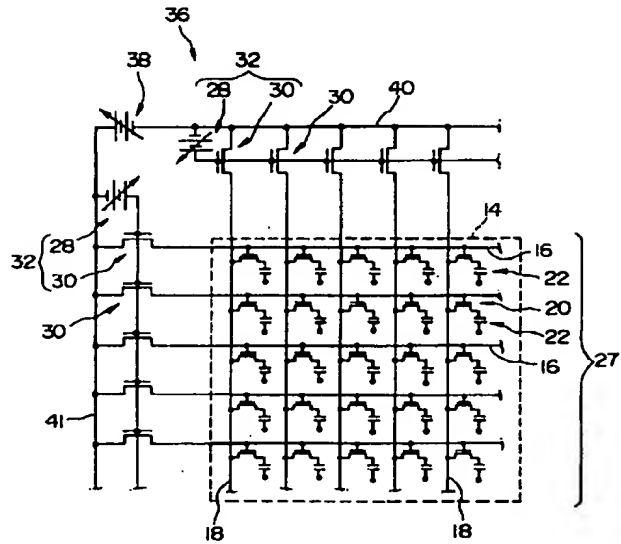
【符号の説明】

- 10 マトリクス配線基板
- 12 ガードリング
- 14 画素エリア
- 16 ゲート配線
- 18 ソース配線
- 20 スイッチング素子
- 22 画素電極
- 24 基板
- 26 マトリクス配線基板
- 27 回路配線
- 28 起電素子
- 30 接断スイッチング素子
- 32 接断部
- 36 マトリクス配線基板
- 38 起電コントローラ
- 40 第1ガードリング
- 41 第2ガードリング
- 42 可変抵抗回路
- 44 抵抗
- 46 可変抵抗素子

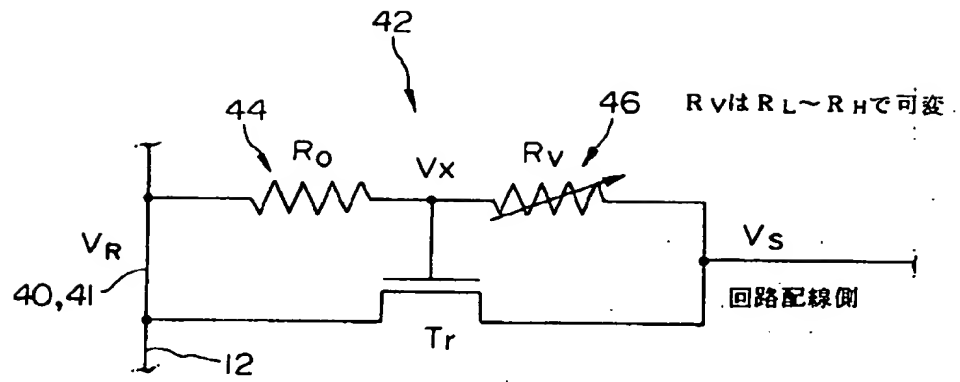
【図1】



【図2】



【図3】



【図4】

